

# **IMPLEMENTAZIONE DEL SUPPORTO AGLI INTERRUPT IN UN MODELLO DI PROCESSORE PowerPC**

Ing. F. Angiolini

## **TIPO DI PROGETTO: \*\***

## **INTRODUZIONE**

Per poter utilizzare un sistema operativo su un dato hardware, alcuni requisiti minimi sono indispensabili. Uno di questi è la presenza di un supporto hardware agli interrupt, ad esempio per poter interagire con un dispositivo timer in vista della gestione del multitasking.

## **OBIETTIVO**

Verrà fornito un modello di processore PowerPC funzionalmente quasi completo, ma mancante del supporto agli interrupt. Questo modello è scritto nel linguaggio LISA ed è simulabile all'interno della famiglia di tool LISATek, che mette a disposizione potenti strumenti per il debugging. Inoltre verrà fornito un interrupt controller pronto all'uso e già agganciato ad alcuni dispositivi, tra cui un timer ed un controllore di porta seriale. Obiettivo del progetto sarà collegare il PowerPC all'interrupt controller, tramite un semplice polling ciclo per ciclo, ed implementare il processo di risposta agli interrupt (caricamento nel Program Counter di un opportuno indirizzo e qualunque altro eventuale aggiornamento dello stato interno).

## **SVOLGIMENTO**

- Acquisizione di documentazione sul meccanismo di risposta agli interrupt nell'architettura PowerPC
- Polling dell'interrupt controller
- Estensione del modello di PowerPC per reagire all'arrivo di un interrupt esterno

## **PREREQUISITI**

E' utile, ma non indispensabile, la conoscenza dell'architettura PowerPC. Sono richieste nozioni di base sull'architettura di un microprocessore.

## **INFORMAZIONI ADDIZIONALI**

[1] IBM PowerPC 7XX Microprocessors,  
[http://www.ibm.com/chips/techlib/techlib.nsf/products/PowerPC\\_7XX\\_and\\_6XX\\_Microprocessors](http://www.ibm.com/chips/techlib/techlib.nsf/products/PowerPC_7XX_and_6XX_Microprocessors)