

IMPLEMENTAZIONE DI UN'INTERFACCIA OCP PER COMUNICAZIONE ON-CHIP

Ing. F. Angiolini

TIPO DI PROGETTO: *

INTRODUZIONE

La complessità del progetto di sistemi embedded in cui un singolo die contenga unità di esecuzione multiple (System-on-Chip, SoC) spinge fortemente verso il riutilizzo dei componenti di calcolo. In questa ottica, il protocollo OCP 2.0¹ rappresenta uno standard molto diffuso per connettere tra loro due dispositivi (“master” e “slave”) con un link dedicato punto-punto.

OBIETTIVO

Verrà fornito un memory controller/bus interface unit generico, adatto ad essere istanziato in coppia con numerosi processori. Questo componente ha attualmente un'interfaccia esterna proprietaria ed obiettivo del progetto sarà renderlo compatibile con le specifiche OCP 2.0. Per testarlo, sarà disponibile un bus master già compatibile con (un sottoinsieme delle) specifiche OCP 2.0, che è in grado di tradurre comandi OCP in transazioni di bus e quindi di effettuare scambi di dati col mondo esterno.

SVOLGIMENTO

- Individuazione del sottoinsieme di transazioni e modalità di funzionamento OCP di interesse (vedere le Informazioni Aggiuntive)
- Rimozione dell'attuale logica di interfacciamento
- Implementazione in SystemC di una macchina a stati che gestisca il lato master di un link OCP
- Test del componente all'interno di un simulatore multiprocessore che verrà fornito

PREREQUISITI

E' utile una conoscenza almeno sommaria del SystemC e del concetto di macchina a stati.

INFORMAZIONI AGGIUNTIVE

Il progetto può essere di impegno * o ** a seconda della quantità di segnali e di modalità di handshake del protocollo OCP che verranno implementate.

[1] OCP International Partnership, <http://www.ocpip.org> (le specifiche OCP 2.0 sono scaricabili gratuitamente per fini accademici)

[2] SystemC Community, <http://www.systemc.org>