

SUPPORTO ALLA QUALITY OF SERVICE (QoS) PER NETWORK-ON-CHIP (NoC)

Ing. F. Angiolini (fangiolini@deis.unibo.it)

TIPO DI PROGETTO: **

INTRODUZIONE

I progressivi miglioramenti dei processi litografici permettono di inserire un numero crescente di dispositivi (processori, unità dedicate, memorie) su un singolo chip. Questo comporta crescenti requisiti di risorse di comunicazione per il funzionamento del sistema. Una risposta scalabile è data dalle Network-on-Chip (NoC), analoghe alle reti a commutazione di pacchetto (ad es. LAN, Internet) ma adattate per il funzionamento on-chip. I due componenti fondamentali di una NoC sono lo switch (o router), che costituisce l'effettiva interconnessione tra i componenti, e la Network Interface (NI), che si occupa di convertire le transazioni tra il formato nativamente utilizzato dai processori ed il formato a pacchetti.

Una delle difficoltà principali nella progettazione delle NoC è l'ottimizzazione dei flussi di traffico in presenza di congestione. In particolare, un problema ancora in buona parte insoluto è quello dell'assegnamento di opportune priorità ad alcuni flussi di traffico, in modo da garantire una debita "Quality of Service" (QoS) per una o più delle applicazioni in esecuzione sulla NoC. Molti degli schemi attualmente noti comportano un sovraccarico inaccettabile in termini di risorse su silicio. Si proporrà lo sviluppo di una delle tecniche più semplici, ovvero la prenotazione di "circuiti virtuali": tramite mezzi opportuni, viene prenotato un canale tra mittente e destinatario, il cui uso non è più soggetto a contesa e congestione da parte di altre entità collegate alla NoC.

Il progetto permetterà allo studente di familiarizzarsi con linguaggi di modellazione e descrizione dell'hardware come il SystemC, e di prendere contatto con la specifica architetturale di un sistema di interconnessione avanzato.

OBIETTIVO

La NoC verrà fornita già pronta all'uso, modellata in SystemC e simulabile. Lo studente dovrà aggiungere il supporto per la prenotazione e la disconnessione di "circuiti virtuali"; questo implicherà la creazione di pacchetti speciali di "creazione circuito" e "disconnessione circuito", che dovranno essere riconosciuti come tali sia dalle NI che dagli switch del sistema.

SVOLGIMENTO

- Individuazione di una topologia NoC di interesse e sua istanziazione
- Definizione di elementari estensioni al formato dei pacchetti in circolazione sulla NoC per supportare l'apertura e la chiusura di "circuiti virtuali"
- Modifica degli switch per supportare i "circuiti virtuali": le risorse impegnate in un circuito virtuale non devono essere riarbitrate fino alla chiusura di detto circuito
- Modifica delle NI per supportare l'apertura, la gestione e la chiusura dei "circuiti virtuali"

- Simulazione funzionale per verificare il corretto funzionamento dell'architettura modificata
- Caratterizzazione di prestazioni confrontando le prestazioni del sistema originale rispetto a quello modificato, per valutare l'efficacia della QoS implementata

PREREQUISITI

Sarà utilizzato il linguaggio SystemC, presentato durante il corso. Sebbene il progetto non richieda una conoscenza approfondita del linguaggio, una familiarità di base è richiesta, e dovrà eventualmente essere acquisita durante il progetto stesso.

E' utile, ma non indispensabile, la conoscenza di linguaggi di descrizione dell'hardware (VHDL, Verilog) e del flusso di sintesi da questi linguaggi verso un'implementazione su chip.

INFORMAZIONI ADDIZIONALI

[1] OCP International Partnership, <http://www.ocpip.org> (le specifiche OCP 2.0 sono scaricabili gratuitamente per fini accademici)

[2] SystemC Community, <http://www.systemc.org>

[3] William J. Dally and Brian Towles, *Principles and Practices of Interconnection Networks*, Morgan Kaufmann, 2004

[4] Virtual Platform MPSIM, <http://www-micrel.deis.unibo.it/sitoweb/research/mparm.html>