

SIZE CONVERTERS PER NETWORK-ON-CHIP (NoC)

Ing. F. Angiolini (federico.angiolini@unibo.it)

TIPO DI PROGETTO: **

INTRODUZIONE

I progressivi miglioramenti dei processi litografici permettono di inserire un numero crescente di dispositivi (processori, unità dedicate, memorie) su un singolo chip. Questo comporta crescenti requisiti di risorse di comunicazione per il funzionamento del sistema. Una risposta scalabile è data dalle Network-on-Chip (NoC), analoghe alle reti a commutazione di pacchetto (ad es. LAN, Internet) ma adattate per il funzionamento on-chip. I due componenti fondamentali di una NoC sono lo switch (o router), che costituisce l'effettiva interconnessione tra i componenti, e la Network Interface (NI), che si occupa di convertire le transazioni tra il formato nativamente utilizzato dai processori ed il formato a pacchetti.

Nella progettazione delle NoC, un problema di primo piano è dato dall'ottimizzazione delle risorse necessarie (area occupata, potenza dissipata). Questa difficoltà si somma a quella insita nell'esplorazione di un vasto spazio di progetto, che comprende numerosi parametri di configurazione, per soddisfare contemporaneamente le esigenze di unità di calcolo molto diverse tra loro. Una possibilità per rendere più flessibile l'istanziamento della NoC consiste nel mettere a disposizione dei convertitori, che possono essere di frequenza operativa o di larghezza del canale dati. Questi convertitori permettono di realizzare NoC in cui una porzione della rete sia ottimizzata ad esempio per alte prestazioni, mentre un'altra sia ottimizzata per basso consumo di potenza. Il progetto verterà sullo sviluppo di uno di questi convertitori, detto "size converter", che si occuperà di trasferire informazioni tra due domini di NoC dimensionati con parametri diversi (ad esempio una porzione ad alte prestazioni a 32 bit ed una focalizzata sul risparmio energetico a 16 bit).

Il progetto permetterà allo studente di familiarizzarsi con linguaggi di modellazione e descrizione dell'hardware come il SystemC, e di prendere contatto con la specifica architetturale di un sistema di interconnessione avanzato.

OBIETTIVO

La NoC verrà fornita già pronta all'uso, modellata in SystemC e simulabile. Lo studente dovrà per prima cosa separarla in due o più domini, diversamente parametrizzati in termini di larghezza del canale dati (es. 32 bit e 16 bit). Dovrà poi sviluppare il componente "size converter" per interfacciare questi due domini. A seconda del tempo rimanente, dovrà poi verificare la sintetizzabilità del dispositivo.

SVOLGIMENTO

- Individuazione di una topologia NoC di interesse e sua istanziazione
- Parametrizzazione della topologia in modo da avere almeno due sottodomini diversi, con diverse flit width (larghezze dei canali dati). Per semplicità

implementativa, queste larghezze saranno strettamente multiple le une delle altre.

- Sviluppo del size converter, versione narrow-to-wide
- Sviluppo del size converter, versione wide-to-narrow
- Inserimento del size converter nella topologia precedentemente istanziata
- Verifica funzionale del size converter
- Tempo permettendo, verifica della sintetizzabilità del size converter

PREREQUISITI

Sarà utilizzato il linguaggio SystemC. Sebbene il progetto non richieda una conoscenza approfondita del linguaggio, una familiarità di base è richiesta, e dovrà eventualmente essere acquisita durante il progetto stesso.

E' utile, ma non indispensabile, la conoscenza di linguaggi di descrizione dell'hardware (VHDL, Verilog) e del flusso di sintesi da questi linguaggi verso un'implementazione su chip. La codifica del componente avrà infatti luogo in stile "RTL" (Register Transfer Level).

INFORMAZIONI ADDIZIONALI

[1] OCP International Partnership, <http://www.ocpip.org> (le specifiche OCP 2.0 sono scaricabili gratuitamente per fini accademici)

[2] SystemC Community, <http://www.systemc.org>

[3] William J. Dally and Brian Towles, *Principles and Practices of Interconnection Networks*, Morgan Kaufmann, 2004

[4] Virtual Platform MPSIM, <http://www-micrel.deis.unibo.it/sitonew/research/mparm.html>