

Metodologie di Progettazione Hardware – Software

AUTOMATIC LOOP PARALLELIZATION – SVILUPPO DI UN PASSO DI OTTIMIZZAZIONE IN GCC PER IDENTIFICARE I CICLI FOR PARALLELIZZABILI

Ing. A. Marongiu (a.marongiu@unibo.it)

INTRODUZIONE

Per sfruttare l'elevata potenzialità computazionale dei sistemi multiprocessore su singolo chip (MPSoC) ed ottenere elevate prestazioni occorre che i tradizionali programmi sequenziali siano ottimizzati in modo da evidenziarne il parallelismo. Per scrivere manualmente dei programmi paralleli efficienti occorrono tempo e abilità, che si traducono in un alto costo di sviluppo. Una soluzione più attraente è quella di individuare il parallelismo nei programmi sequenziali in maniera automatica. Questo tipo di analisi viene tipicamente effettuato all'interno di un compilatore, ed è focalizzata sulla analisi delle dipendenze dei dati all'interno dei cicli for.

OBIETTIVO

Il progetto ha come obiettivo principale quello di sviluppare all'interno del compilatore GNU GCC un nuovo passo di ottimizzazione – basato sul framework di data dependence analysis esistente – per l'individuazione automatica dei loop che non presentano dipendenze tra i dati. L'algoritmo di ottimizzazione potrà quindi riscrivere il ciclo for in modo che ciascun processore ne esegua un certo numero di iterazioni in parallelo con gli altri.

SVOLGIMENTO

- Familiarizzare con GCC. Flusso di trasformazione del codice, rappresentazioni intermedie, ecc.
- Studio degli strumenti esistenti per il calcolo delle dipendenze tra i dati nei cicli for
- Implementazione di un semplice passo che faccia uso delle informazioni ricavate dalla data dependence analysis per individuare i loop parallelizzabili
- Implementazione dell'algoritmo di loop splitting
- Misure di speedup/performance

PREREQUISITI

Conoscenza del linguaggio C/C++.